

Japanese Utility Model Publication No. HEI 3-55232 Y2

Publication date : December 9, 1991

Applicant : OMRON CPRPORATION

Title : RELAY DRIVE CIRCUIT

5

Fig. 1 depicts an embodiment of the present device. A circuit of this embodiment differs from a conventional circuit shown in Fig. 3 in that a relay drive transistor Q3 is directly controlled by an output of the voltage 10 comparator A, voltages at both ends of the feedback resistor R8, connected in series to an emitter of the transistor Q3, are applied to a negative input end of the voltage comparator A via a diode D2, and a charge and discharge circuit consisting of a resistor R9 and a 15 capacitor C3 is connected between the negative input end and the ground.

With this configuration, when voltage of an astable DC power supply rises, a relay current increases to raise a voltage rise rate at the both ends of the feedback resistor 20 R8, thereby shortening an on-period of the voltage comparator A. However, the relay current is kept constant when the output of the voltage comparator A is reversed and the relay drive transistor Q3 is turned off. Therefore, when a time constant of the charge and discharge circuit R9 25 and the capacitor C3 is matched with a time constant of a

loop circuit including a relay coil RL and the diode D1, an operation equivalent to the one when the relay current is fed back can be performed even during an off-period of the transistor Q3.

5

Fig. 1

Embodiment I of device

Relay coil

Voltage comparator

⑪実用新案公報(Y2)

平3-55232

⑫Int.Cl.⁵
H 01 H 47/32識別記号
A厅内整理番号
7509-5G

⑬公告 平成3年(1991)12月9日

(全4頁)

⑭考案の名称 リレー駆動回路

⑮実願 昭59-193210

⑯公開 昭61-107134

⑰出願 昭59(1984)12月19日

⑱昭61(1986)7月7日

⑭考案者 島森保	京都府京都市右京区花園土堂町10番地 立石電機株式会社 内
⑭考案者 村重伸一	京都府京都市右京区花園土堂町10番地 立石電機株式会社 内
⑭考案者 米盛満男	京都府京都市右京区花園土堂町10番地 立石電機株式会社 内
⑭出願人 オムロン株式会社	京都府京都市右京区花園土堂町10番地
⑭代理人 弁理士県浩介	
審査官 江島博	

1

2

⑲実用新案登録請求の範囲

リレー駆動用トランジスタのコレクタにリレーコイルを、エミッタに帰還抵抗をそれぞれ接続し、出力電圧とプラス側入力電圧との間にヒステリシス電圧を設けた電圧比較器の出力端を抵抗を介して上記トランジスタのベースに接続すると共に、該トランジスタのエミッタまたはベースの電圧をダイオードを介して上記電圧比較器のマイナス側入力端に印加し、該マイナス側入力端とアースとの間に抵抗とコンデンサとの並列回路を接続して成るリレー駆動回路。

考案の詳細な説明

イ 産業上の利用分野

本考案はリレー駆動回路に関するもので、更に詳しくは非安定化直流電源から電源を供給されるリレーを定電流で駆動する回路に関するものである。

ロ 考案の概要

従来リレー駆動電流を安定化させるために、リレー駆動用トランジスタのエミッタに接続した帰還抵抗の両端の電圧を電圧比較回路で信号電圧と比較し、この電圧比較回路の出力でスイッチングトランジスタを制御すると共に、スイッチングト

ランジスタの出力でリレー駆動用トランジスタを制御していたが、本考案は上記帰還抵抗の電圧をダイオードを介して抵抗とコンデンサよりなる充放電回路に加え、この充放電電圧を帰還電圧とすることにより、スイッチングトランジスタを省略して、電圧比較回路の出力によって直接リレー駆動用トランジスタを制御できるようにしたものである。

ハ 従来技術

第3図は従来回路を示したもので、電圧比較器Aのプラス入力には抵抗R1およびR2で分圧された信号電圧が加えられ、マイナス入力には帰還抵抗R8の両端電圧が加えられている。電圧比較器Aの出力電圧はヒステリシス抵抗R3によって10 プラス側入力へフィードバックされ、出力がHレベルの時とLレベルの時との入力電圧にヒステリシス幅をもたせている。また電圧比較器Aの出力は抵抗R4を介してスイッチングトランジスタQ1に加えられ、スイッチングトランジスタQ1の15 出力はリレー駆動用のPNPトランジスタQ2のベースに加えられて、このリレー駆動用トランジスタQ2によつてリレーコイルRLが励磁される。リレーコイルRLにはリレー電流を検出して電圧

比較器Aのマイナス入力端へフィードバックするための帰還抵抗R 8が直列に接続され、この帰還抵抗R 8に並列にコンデンサC 1が接続されている。

上記の構成において、いま信号が入力されて電圧比較器Aのプラス側入力電圧がOボルトからV 1ボルトに上昇すると、電圧比較器Aの出力はLからHに反転してスイッチングトランジスタQ 1をオンにし、それと共にヒステリシス抵抗R 3を通じて出力電圧の一部をフィードバックして、プラス側入力端の電位をV 2ボルトに上昇させる。またスイッチングトランジスタQ 1の出力によつてリレー駆動用PNPトランジスタQ 2がオンし、リレーコイルRLに電流が流れ始める。このリレー電流が増加して帰還抵抗R 8の両端電圧がV 2ボルトに達すると、電圧比較器Aの出力がHからLに反転して、スイッチングトランジスタQ 1およびリレー駆動用トランジスタQ 2をオフにし、リレーコイルRLへの電流供給を遮断する。しかし帰還抵抗R 8にはコンデンサC 1の放電電流が流れ、この電流が減少して帰還抵抗R 8の両端電圧がV 1ボルトに達すると、電圧比較器Aの出力は再びHからLに反転する。このようにして回路は弛張発振を行う。第4図はこのときの電圧比較器の出力とリレー電流あるいは帰還抵抗の両端電圧すなわちリレー電流の波形を示したもので、このようにリレー電流が一定幅内で振動し、その上下限値は非安定化直流電源電圧に依存しないので、リレーコイルは電源電圧の変動に影響されず常に一定電流を供給されることになる。

上述のように第3図の従来回路は、リレー駆動用に非安定化直流電源を使用しても定電流化されたり電流を供給できるという利点がある反面、リレー駆動回路にトランジスタを2個使用しているために、基板面積やコストの制限された用途には採用し難いという問題があつた。

二 考案の解決すべき問題点

第3図の従来回路において、トランジスタを1個節減するために、例えば第5図のようにリレーコイルRLに直列に接続したNPNトランジスタQ 4を電圧比較器Aの出力によつて制御しようとすると、トランジスタQ 4のオン期間中はリレー電流に比例した帰還抵抗R 8の両端電圧が電圧比較器Aのマイナス入力にフィードバックされるが、

トランジスタQ 4のオフ期間中は、リレーコイルRLとダイオードD 1とのループを流れるリレー電流が帰還抵抗R 8によって検出されず、そのため電圧比較器Aの出力がLになる期間が実質上ゼロとなつて、定電流化の機能を果たさなくなる。

ホ 問題点を解決するための手段

そこで本考案は、リレー駆動用トランジスタのオン期間中に、帰還抵抗の両端電圧を逆流阻止用ダイオードを介してCR時定数回路に加え、リレー駆動用トランジスタのオフ期間中は、この時定数回路の放電電圧波形をリレー電流によるフィードバック電圧に近似させたものであり、それによつて第3図の従来回路と同等の定電流機能をもち、しかもリレー駆動回路のスイッチングトランジスタを省略することを可能にしたものである。

ヘ 実施例

第1図は本考案の一実施例である。第3図の従来回路と異なる点は、電圧比較器Aの出力で直接リレー駆動用トランジスタQ 3を制御し、このトランジスタQ 3のエミッタに直列接続された帰還抵抗R 8の両端電圧をダイオードD 2を介して電圧比較器Aのマイナス側入力端に印加するようにし、さらにマイナス側入力端とアースとの間に抵抗R 9とコンデンサC 3によりなる充放電回路を接続したことである。

上記の構成において、いま非安定化直流電源の電圧が上昇すると、リレー電流が増加して帰還抵抗R 8の両端電圧の上昇率が高くなり、電圧比較器Aのオン期間が短くなるが、電圧比較器Aの出力が反転してリレー駆動用トランジスタQ 3がオフするときのリレー電流は常に一定であり、したがつて充放電回路R 9およびC 3の時定数をリレーコイルRLとダイオードD 1によるループ回路の時定数に合わせておけば、トランジスタQ 3のオフ期間においてもリレー電流がフィードバックされるのと同等の動作を行わせることができるのである。

第2図の実施例は、第1図でトランジスタQ 3のエミッタの電圧をフィードバックしていたのに代え、トランジスタQ 3のベースの電圧をフィードバックするようにしたものであり、このように構成すれば、抵抗R 5に比し抵抗R 8の値が充分小さいので、ベース電圧は帰還抵抗R 8の両端

電圧にベースエミッタ間電圧（約0.6ボルト）を加えたものと見なすことができ、したがつてその動作は第1図の場合と同じである。なお本実施例では第1図のヒステリシス抵抗R3を省き、その代わりに電圧比較器Aとして位相補正回路内蔵型のオペアンプを使用し、オペアンプ自体の遅れを積極的に利用することによつてヒステリシス特性を得ている。

ト 考案の効果

上述のように本考案によれば、リレー駆動用トランジスタのオン期間は、電圧比較器のマイナス側入力にダイオードを介して実際のリレー電流に比例した電圧を印加し、リレー駆動用トランジスタのオフ期間は、マイナス側入力端に接続されたCR時定数回路によつて、リレー電流波形に近似した波形の電圧を印加するようにしたので、帰還抵抗にはリレー駆動用トランジスタのオフ期間に

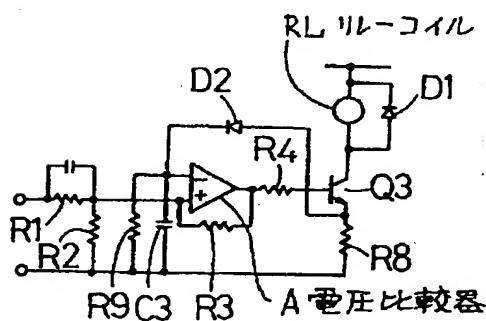
リレー電流を流す必要がなくなり、したがつてリレー駆動用トランジスタとしてNPNを使用して帰還抵抗をエミッタ側に接続することにより、電圧比較器で直接リレー駆動用トランジスタを制御することが可能となつたものであり、それによつてプリント基板の小形化とコストダウンを実現し得たものである。

図面の簡単な説明

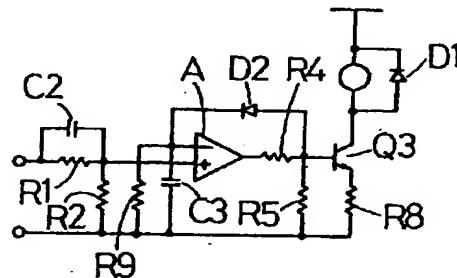
第1図は本考案の一実施例を示す回路図、第2図は他の実施例を示す回路図、第3図は従来例を示す回路図、第4図は同上の動作を示す波形図、第5図は従来例の問題点を示す解説図である。

Q3 ……リレー駆動用トランジスタ、RL ……リレーコイル、R8 ……帰還抵抗、A ……電圧比較器、D1, D2 ……ダイオード、R1, R2, ~, R9 ……抵抗、C1, C2 ……コンデンサ、Q1, Q2, ~, Q5 ……トランジスタ。

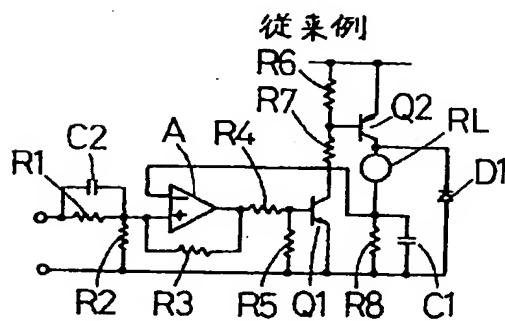
第1図
本考案実施例のI



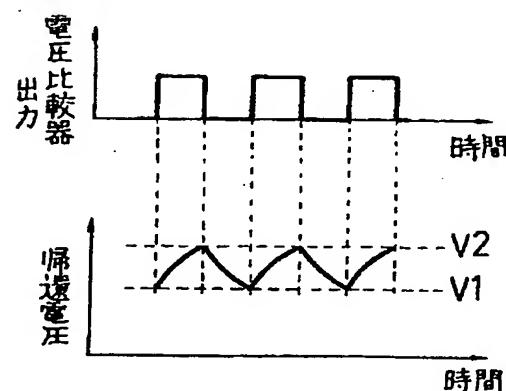
第2図
本考案実施例のII



第3図



第4図
従来例の波形図



第5図
従来例の解説図

